

J-PARC T59 実験 (WAGASCI プロジェクト)
横方向ミューオン検出器の
データ収集システムの構築及び
フロントエンドエレクトロニクスの性能試験

横浜国立大学 工学部 知能物理工学科 南野研究室

0845092 山口大輔

平成 30 年(2018 年) 2 月 15 日

追記 (2018年4月18日)

以下の部分で、誤りや説明不足の部分があり訂正を行います。

- [1] p9 上から 9 行目 (誤) 0V から+2.5V の範囲で → (削除)
(備考) 実際のアノード側の電位は 0V より多少大きい。実際に測定したわけではないので 0V から+2.5V の範囲はあくまでも目安である。p14 上から 3 行目や p18 下から 5 行目も同様である。
- [2] p17 式 5.1 は LLR オメガグループによる別の測定系での測定結果であり、Side-MRD で用いられる測定系での結果ではないので留意されたい。
- [3] p19 下から 1 行目 - p20 上から 2 行目
(誤) Wilkinson 型の ADC の原理は～信号の電圧値を測定する。→ (削除)
(備考) SPIROC2D 内蔵の Wilkinson 型 ADC の説明が間違いであった。
- [4] p35 上から 5 行目 (誤) ゲインの → (正) スレッシュホールド位置の
- [5] p35 上から 7 行目 - p35 上から 14 行目
(誤) 図 6.8 の～問題はないと考える → (削除)
(備考) ペDESTAL の位置とトリガースレッシュホールドの位置は無関係であることが後日わかった。
- [6] p39 下から 7 行目
(誤) それに因る各チャンネル間～であることがわかった。
(正) 各チャンネル間のトリガースレッシュホールド位置の違いも十分小さいことがわかった。

概要

T2K 実験では宇宙における物質と反物質の存在量の差を生み出す要因を探るため、ニュートリノと反ニュートリノの振動の違いを研究している。ニュートリノ振動とはニュートリノが空間を移動する際、ある確率で別のフレーバーのニュートリノに変化する現象を指し、ニュートリノ観測においては予測される観測数と実際の観測数のずれとして認識することができる。ニュートリノ振動が起こる割合を知るためには、振動が起こらないと仮定した時のニュートリノ観測数の正確な予測が必要不可欠である。J-PARC T59 (WAGASCI) 実験ではこの観測数の予測に必要なニュートリノ反応モデルの精度向上のため、水とプラスチックシンチレータのニュートリノ反応断面積の測定を行なっている。

ニュートリノの観測はニュートリノがターゲットとなる原子核と反応した際に生じるミュオンを測定することで行われる。この時、ミュオンの散乱角と運動量を知ることができれば、反応前のニュートリノのエネルギーについて知ることができる。横方向ミュオン検出器 (Side-MRD) を用いることで、今まで捉えることのできなかつた大角度方向に散乱されたミュオンを観測できるようになり、ニュートリノ反応に対する理解が前進することが期待される。

本研究の第一の目標はミュオン検出器のデータ収集システムを構築することである。第二の目標はこのデータ収集システムのフロントエンドエレクトロニクスボードが要求性能を持つことを確認することである。

目次

第1章	T2K 実験	1
第2章	J-PARC T59 WAGASCI 実験	3
第3章	Side-MRD	4
第4章	MPPC	6
第5章	エレクトロニクス	8
5.1	概要	8
5.2	データ測定の手順	15
5.3	Interface Board の改良	16
5.4	SPIROC2D	17
第6章	エレクトロニクス性能試験	21
6.1	予備測定	21
6.1.1	ダークノイズの測定	21
6.1.2	LED を用いた測定	24
6.2	ASU 性能試験	27
6.2.1	試験方法	28
6.2.2	結果	28
6.3	宇宙線測定	32
6.3.1	ペDESTAL位置の測定	33
6.3.2	ゲインの測定	35
6.3.3	平均光量の測定	37
第7章	結論	39

1. T2K 実験

T2K 実験は茨城県那珂郡東海村に位置する大強度陽子加速器施設 J-PARC で生成したニュートリノを 295km 離れた岐阜県飛騨市神岡町にある旧神岡鉱山地下 1000m に設置された大型水チェレンコフ光宇宙素粒子観測装置スーパーカミオカンデで観測する事で、ニュートリノ振動の精密測定を行い、宇宙における物質と反物質の存在量の差を生み出す要因を探求している。

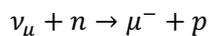
J-PARC は LINAC、RCS、MR の三つの加速器を持つ。これら三つの加速器で生成された陽子ビームをグラファイト標的へ照射する。これにより生成されたパイ中間子がさらに崩壊することによりニュートリノが人工的に作られる。 π^+ が崩壊することによりニュートリノが生成され、 π^- が崩壊することにより反ニュートリノが生成される。

このようにしてニュートリノビームもしくは反ニュートリノビームが作られる。ニュートリノビームは単一のニュートリノからできているわけではなく、他のフレーバーや反ニュートリノが多少含まれる。また、生成されるニュートリノは単一の進行方向及びエネルギーを持つわけではなく一つの分布を成す。反ニュートリノビームでも同様である。

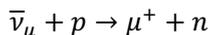
T2K 実験では後置検出器のスーパーカミオカンデにおいて5万トンの超純水を標的として J-PARC で生成されたニュートリノの観測を行っている。また、グラファイト標的から 280m 離れた位置に設置された前置検出器によってもニュートリノの測定が行われ、スーパーカミオカンデでのニュートリノ観測数の予測及びバックグラウンドの観測数の予測に用いられる。

ニュートリノと原子核との反応の仕方はいくつか存在し、そのうち特に CCQE 反応がニュートリノ観測にとって重要である。それは観測されたニュートリノのフレーバーやエネルギーを知ることができるからである。

CCQE 反応とはニュートリノと原子核中の中性子の以下のような反応を指す。



また反ニュートリノと原子核中の陽子との以下のような反応も CCQE 反応と呼ばれる。



またニュートリノの持つエネルギーによって起こりうるニュートリノ反応の仕方の比率が異なる。

オフアキス角とは π 中間子の平均崩壊地点を原点とする座標系で考えた時、グラファイト標的に入射した陽子ビームの方向からの角度を指す。前置検出器とスーパーカミオカンデはオフアキス角 2.5 度の方向に設置されている。それは 2.5 度に設定すると他の角度と比べ、CCQE 反応以外のバックグラウンドとなる他の反応が相対的に減るからである。

ニュートリノ振動はニュートリノが空間を移動する際、ある確率で別のフレーバーのニュートリノに変化する現象を指し、ニュートリノ観測においてはニュートリノ振動が起これないと仮定した時に予測される観測数と実際の観測数のずれとして認識される。したがってニュートリノ振動の観測にはスーパーカミオカンデで観測されるニュートリノ数の正確な予測が必要不可欠である。

2. J-PARC T59 WAGASCI 実験

スーパーカミオカンデでのニュートリノ観測数の予測精度の向上にはニュートリノの水での反応断面積とプラスチックシンチレーターでの反応断面積の正確な測定が必要になる。これは前置検出器はプラスチックシンチレーターを標的に用いており、スーパーカミオカンデでは水を標的としているので、この標的の違いに由来するニュートリノ反応予測の誤差を低減できるからである。

WAGASCI 実験では水とプラスチックの反応断面積の測定を行う。目標は水とプラスチックの反応断面積比を 3%以内で測定を行うことである。またニュートリノ反応によって生成したミュオンの運動量や散乱角とこの反応断面積比との関係を調べることである。

WAGASCI 実験はいくつかの測定器群から構成される。中央にはニュートリノ反応の標的及び反応時に生成されるミュオンのトラッキングを目的とした WAGASCI モジュールが置かれ、側面にはミュオンの運動量測定を目的とした 2 台の Side-MRD が置かれる。また後方にはミュオンの運動量測定及びニュートリノと反ニュートリノの選別を目的とした Baby MIND が設置される。

WAGASCI モジュールは J-PARC の T2K 前置検出器ホール B2 フロアのオフアクシス角 1.5 度の位置に置かれる。前方より入射してくるニュートリノビームが WAGASCI モジュール内の標的と反応しミュオンが散乱される。それぞれの測定器のデータからミュオンがトラッキングされ、側面に位置する 2 台の Side-MRD 及び後方に位置する Baby-MIND によりミュオンの運動量が測定できる仕組みとなっている。

WAGASCI モジュールはプラスチックシンチレーターが格子状に組み立てられており、これによってあらゆる方向に散乱されるミュオンの検知と三次元トラックが可能となった。格子状に組み立てられたプラスチックシンチレーターの中に標的となる水及びプラスチックが置かれる。

3. Side-MRD

Side-MRD は WAGASCI モジュール内のターゲット原子核とニュートリノの反応によって生じたミュオンの散乱角及び運動量を計測するための装置である。Side-MRD は WAGASCI モジュールの左右側面に各一つずつ、計二つ設置する予定である。Side-MRD を設置することで、今まで捉えることができなかった大角度に散乱するミュオンを観測できるようになる。



図 3.1: Side-MRD

図 3.1 が Side-MRD の実際の様子である。Side-MRD 全体の寸法は $2236 \times 1630 \times 975$ mm である。各 Side-MRD は 11 の鉄の層と 10 のシンチレータの層から成り、それらが交互に組み合わさったサンドイッチ構造をしている。1つの鉄の層は 1 枚の鉄プレートから成り、その寸法は $1800 \times 1610 \times 30$ mm である。一方、1つのシンチレータの層は平行に並んだ 8 つのシンチレータ板から成り、1 枚のシンチレータ板の寸法は $1800 \times 200 \times 7$ mm である。1 台の Side-MRD では全 80 枚のシンチレータ板が使用される。

シンチレータ板はロシアの Uniplast company 製でポリスチレンが主原料である。そこに発光材として、1.5%の PTP 及び 0.01%の POPOP が添加されている。

シンチレータ表面には白い反射材が塗布されており、内部で発生したシンチレーション光が漏れ出るのを防ぐ役割となる。シンチレータには S 字型の溝が掘られており、そこに直径 1mm の波長変換ファイバー (Kuraray 製 WLS Y11 Kuraray fiber) がオプティカルセメント (ELJEN Technology 製 EJ-500) によって糊付けされている。ファイバーの全長は 5m で、カーブしている部分の曲げ半径は 3cm である。また両端には本測定に使用する光検出器 MPPC

を取り付けるためのオプティカルコネクタが備わっている。この構造によりシンチレーターの光は両端から読み出しが可能である。

シンチレーターの主原料であるポリスチレンはミュオンと反応すると約 300nm の波長ピークを持つ紫外光を放出する。添加物の PTP はこの光を吸収し、これより幾分長波長側にシフトした光を放出する。さらに添加物の POPOP がこの光を吸収し、さらに長波長側にシフトされた光を放出する。最終的には波長変換ファイバーによって緑色光に変換され出力される。

図 3.2 のように、シンチレーターは湿気による影響を防ぐ為にタイベックシートで保護されている。



図 3.2: タイベックシートによるシンチレーターの保護

ミュオンがシンチレーター板を通り抜けた時は、シンチレーション光が発生するので通り抜けたシンチレーター板の位置からミュオンの飛跡が再構成される。またミュオンの運動量はミュオンが静止するまでに通り抜けた鉄の正味の厚さから求めることができる。

エレクトロニクスに求められる性能はまず、時間分解能の良さである。ニュートリノ反応により生成されたミュオンとバックグラウンドのそれぞれのイベントを分離できなければならない。今回用いられるシンチレーターの時間分解能は 1ns ほどと知られているので、エレクトロニクスにも同様の時間分解能が求められる。

もう一つエレクトロニクスに求められる性能は光検出器で取得される光量と最終的に得られるデジタル値との線型性である。

4. MPPC

MPPC は浜松ホトニクス社により製品化された半導体光検出器である。本実験ではシンチレーション光の検出に MPPC を用いる。図 4.1 は MPPC の写真である。

MPPC は小さな APD (アバランシェフォトダイオード) が規則正しく配列された構造をしており、それぞれの APD の信号の和が出力される。MPPC の使用法はカソード側を高電位とする逆バイアス電圧を掛ける。この時の印加電圧はブレークダウン電圧と呼ばれる各 MPPC 固有の電圧以上の電圧を加える必要がある。この状態をガイガーモードと呼ぶ。

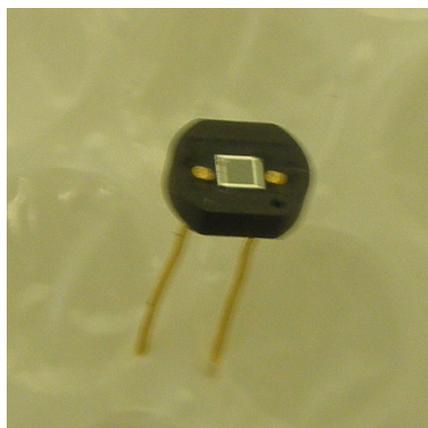


図 4.1: MPPC

ダークノイズとは、暗箱などの光が入らない環境で測定しているにもかかわらず、信号が出力されてしまう現象を指す。熱励起により発生した電子とホールペアが引き金となりアバランシェ増幅を起こすことで発生すると考えられている。ダークノイズには温度依存性があり、温度が上昇すればノイズも増加する。

ダークノイズは全くランダムに起こる。その単位時間における発生数をノイズレートと呼び、50kHz ほどである。

あるピクセルに光子が入力された際、光電子の増幅過程で発生した二次光子が他のピクセルで観測されてしまうことがあり、この場合本来観測されるはずだった光子数より増えてしまう。この現象をクロストークと呼ぶ。クロストークはダークノイズの測定時に 2p. e. 以上の信号として認識することができる。ダークノイズは各ピクセルでランダムに起こるので、あるタイミングに 2つのピクセルで同時にダークノイズが発生する確率は実際の 2p. e. 以上の信号の観測数よりずっと低い。よってダークノイズの観測において実際に観測され

た $2p. e.$ 以上の信号の大部分はクロストーク由来だと考えられている。

アフターパルスとは、あるピクセルで一つの光子の入力に対し、時間間隔を置いてアバランシェ増幅を二回以上起こしてしまう現象である。一回目は光電子が引き金となり、こちらは正常な信号だが、その後時間間隔を置いて、2回目はアバランシェ増幅の際にあぶれた電子が引き金となり、こちらは偽信号となる。電子が結晶欠陥に捕獲され、再び放出されることで起こると考えられているが、詳細はわかっていない。アフターパルスは次のようにして認識することができる。ダークノイズの発生間隔でヒストグラムを作ればダークノイズはランダムなので理想的には指数分布を成す。それと実際のヒストグラムとの差分がアフターパルスによるものと考えることができる。

ゲインとは一つの光電子が最終的に何倍に増幅されたのかを表し、最終的に出力された電荷量を電荷素量で割ったものと定義される。理想的にはゲインは印加されているバイアス電圧に比例する。

5. エレクトロニクス

この章では Side-MRD で用いるデータ収集システム (DAQ) を説明する。

Side-MRD で使用するデータ収集システムはフランス Laboratoire Leprince Ringuet (LLR) の l'Ecole polytechnique で開発され、現在 WAGASCI モジュールで使用されているシステムと同様のものを採用している。

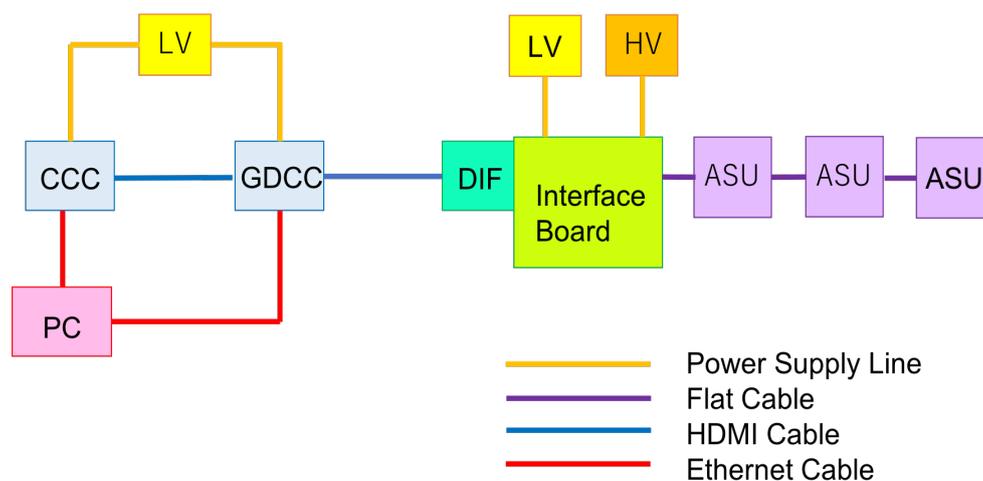


図 5.1: エレクトロニクス概要図

5.1 概要

図 5.1 が Side-MRD で用いるエレクトロニクスのセットアップを模式的に表した図である。以下、各構成要素についての紹介を行う。

<SPIROC2D (Silicon Photomultiplier Integrated ReadOut Chip)>



図 5.2: SPIROC2D chip

SPIROC2D はフランスの 1' Ecole polytechnique, Laboratoire Leprince Ringuet (LLR)、オメガグループにより WAGASCI モジュールのために新しく開発された Silicon Photomultiplier の信号を読み出すための専用チップ (ASIC) である。図 5.2 がその写真である。ASU 上に 1 つ搭載されている。

主な役割は MPPC からのアナログ信号をデジタル信号に変換し、同時に 32ch の MPPC 信号の読み出しを行うことである。(チップの性能的には 36ch まで測定可能だが、後述の Single MPPC Card の構造上 32ch までが限度である。また Side-MRD では一つのチップで最大 29ch での測定を行うので残りのチャンネルは使用しない)

また MPPC のアソード側の電位をチャンネルごとに 0V から +2.5V の範囲で変更することが可能である。これにより各 ch ごとの MPPC にかかるバイアス電圧を微調整できる。

その他の機能として、信号の増幅率の変更や、閾値以下の信号をカットするディスクリミネーターの機能を有する。

<ASU (Active Sensor Unit)>



図 5.3: ASU(上)と Single MPPC Card を取り付けた ASU を 3 枚接続したものの(下)

ASU は 1 枚の SPIROC2D が搭載されたボードであり、MPPC のアナログ信号をデジタルデータに変換する場となる。図 5.3 がその写真である。

ASU には Single MPPC Card を通じて MPPC の信号が入力される。測定に使用する Single MPPC Card の枚数と同数の ASU が必要である。

ASU に集められた最大 32ch の MPPC のアナログ信号は搭載された SPIROC チップで A/D 変換がなされ、そのデータが DIF 側へ送られる。

また Interface Board に入力された MPPC のバイアス電圧は ASU を介して Single MPPC Card に送られる。ASU と Interface board の接続には 50pin、22cm のフラットケーブルを 2 本用いる。また、ASU は 1 枚からでも測定は可能だが、図 5.3 下のように複数枚の ASU をつなぎ合わせるにより、より多くの MPPC の同時測定が可能である。ASU 同士の接続には 50pin、10cm のフラットケーブルを 2 本用いる。

終端の ASU にのみジャンパピンをつける必要がある。

<Single MPPC Card>

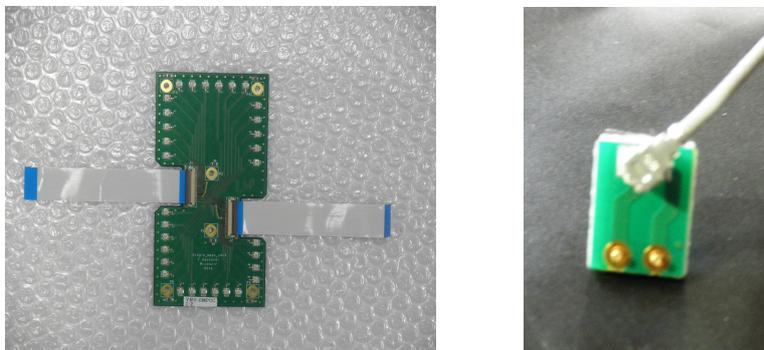


図 5.4: Single MPPC Card(左)と PCB ボード(右)

Single MPPC Cardは最大 32 個の MPPC と接続できるボードである。32 個の MPPC からの信号を一箇所に集めることが役割である。ASU への MPPC の信号の経路及び、ASU からの MPPC のバイアス電圧の供給路としての役割となる。図 5.4 がその写真である。

ASU とは 2 本の FFC(Flexible Flat Cable)を通じて接続される。

Single MPPC Card は 32 本の同軸ケーブルと接続できるようになっており、同軸ケーブルを介して図 5.4 右の PCB ボードと繋がっている。

シンチレーター板に取り付けられた MPPC は PCB ボードに差し込むことによって使用する。

<Interface Board>

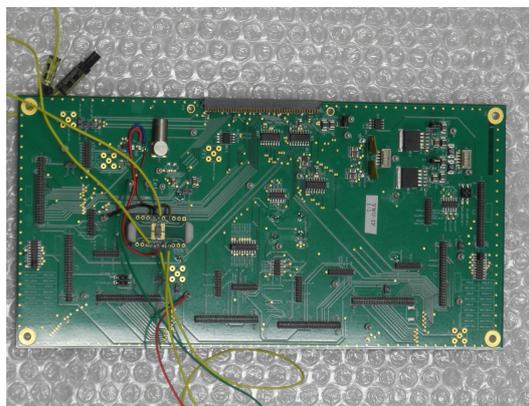


図 5.5: Interface board

Interface board は ASU-DIF 間の信号のやりとりを司るためのボードである。その写真が 図 5.5 である。DIF と 90pin のコネクタを介して接続され、ASU とはフラットケーブルを介して接続される。

High Voltage と接続できるようになっており、ASU を介して MPPC にバイアス電圧が供給される。また、Low Voltage とも接続し DIF 上 FPGA チップや ASU 上の SPIROC チップに電力を供給する。

<DIF (Detector InterFace board)>



図 5.6: DIF

DIF は SPIROC2D を制御するための FPGA チップを 1 つ搭載したボードである。その写真が 図 5.6 である。HDMI ケーブルで 1 枚の GDCC と接続する。

SPIROC チップでデジタル変換されたデータを GDCC/PC 側へ送り、また PC で設定したスレッシュホールドやプリアンプゲインなどの値の情報を SPIROC チップに反映させたりするなどのデジタルデータの取りまとめも行う。

<GDCC (Giga Data Concentrator Card)>



図 5.7 : GDCC

GDCC は FPGA チップを一つ持ち DIF-PC 間のデータ転送を担うボードである。その写真が図 5.7 である。DIF や CCC とは HDMI ケーブルで接続され、PC とはイーサネットケーブルで接続される。

<CCC (Clock and Control Card) >

CCC はファームウェアでスピルの制御を行う。GDCC のファームウェアを書き換えることで CCC として用いることができる。

<Low Voltage (LV) >(GW Instek 型番 GPS-18300)

LV は CCC、GDCC、DIF、SPIROC2D の動作に必要な電圧源の総称である。

Low Voltage は計 2 つあり、1 つは CCC、GDCC で共有であり、正極と GND は共通である。もう 1 つは Interface Board に接続し Interface Board 経由で DIF や SPIROC2D に供給される電源となる。2 つの電圧源はともに +5V である。また 2 つの電圧源のグラウンド同士は特に導線等で接続は行なっていないが、共通のコンセントを用いているのでグラウンドは共通である。

<High Voltage (HV) >(Tektronix 型番 Keithley 2400)

HV は MPPC の動作に必要なバイアス電圧源である。LEMO コネクタで Interface Board と

接続し、ASU、Single MPPC Card を経由し各 MPPC に供給される。

全 MPPC に対し 1 つの High Voltage で賄う。また、後述の input DAC を用いることで各 MPPC に供給されるバイアス電圧を 0V から -2.5V の範囲で微調整が可能である。

<DAQPC>

データ収集用のパソコンである。GDCC と CCC とはイーサネットケーブルでハブを介して接続されている。OS は CentOS (バージョン 7.4.1708 64bit 版) である。インストール時にはベース環境で GNOME desktop を選択しその他のオプションはインストールしなかった。国際リニアコライダー計画 (ILC) で使用が予定されているシリコンタングステン電磁カロリメーター (SiWECal) のためにフランス LLR で開発された Calicoes を Side-MRD のデータ収集用のソフトウェアとして用いる。Calicoes はすでに WAGASCI モジュールでも使用実績がある。また Calicoes の動作には Pyrame と呼ばれるソフトウェアフレームワークも必要である。

<その他使用機器など>

フラットケーブル

Samtec Asia Pacific Pte Ltd

22cm 品番 FFTP-25-D-08.77-01-N

10cm 品番 FFTR-25_D-03.85-01-N

フレキシブルフラットケーブル

Molex 15166-0387 Premo-Flex FFC Jumper

以上が本データ収集システムに必要なエレクトロニクスである。

以下 Side-MRD に必要なエレクトロニクスの数について述べる。

Side-MRD は上部 (トップ側) と下部 (ボトム側) の両側から MPPC の信号を読み取る。一台の Side-MRD にはシンチレータ板が 80 枚使用され両側から読み出せるようになっているので、トップ側、ボトム側それぞれ 80 個の MPPC が必要である。トップ側に必要なエレクトロニクスの数は Interface Board1 枚、DIF1 枚、ASU3 枚、Single MPPC Card3 枚である。ボトム側も同数必要である。Side-MRD は計 2 台あるので必要なエレクトロニクス数の合計は次の表 5.1 のようになる。

表 5.1: 必要なエレクトロニクスの数

MPPC	Interface Board	DIF	ASU	Single MPPC Card
320	4	4	12	12

また MPPC と同数の同軸ケーブルとコネクタが必要である。

5.2 データ測定の手順

データ測定の一連の流れは以下ようになる。

(0) 機器のセットアップ

(1) スレッシュホールドやプリアンプゲインなどの設定の変更を PC で行う

(2) Pyrame の起動

PC で Pyrame を起動することにより、Calicoes を使用することができるようになる。

(3) Low Voltage の電源を入れる

Low Voltage の二つの電源を入れる。まず CCC/GDCC 側の電源を入れ電流が安定したら、もう 1 つの Interface Board 側の電源を入れる。

(4) configure

測定に使用する ASU の枚数、スレッシュホールドの値、プリアンプゲインの値などの設定が反映される。PC からコマンドを打つことで行う。

(5) High Voltage の電源を入れる

電源のスイッチを入れる前の状態では input DAC により MPPC のアノード側はカソード側と比べ 0V から 2.5V の範囲で電位が高くなっているため、High Voltage の電圧値は初期値 3V から次第に規定の電圧値まで徐々に上げていく。そうしなければ、MPPC に順方向に電流が流れてしまうため、MPPC の劣化につながる。

この時電圧値をモニターすれば MPPC がいつブレイクダウンしたかおおよそわかる。すなわちブレイクダウン後に電流値が急激に上昇する。ただし電流値は μA オーダーなのでそれを表示できる電圧源でないとわからない。

(6) スピルを入れる

データ取得と A/D 変換のタイミングを定めるのにスピルと呼ばれる矩形波の信号を用いる。

PC からターミナルでコマンドを打つことでスピルを出すことができる。

(7)測定開始/測定終了

PC からターミナルでコマンドを打つことで測定を開始及び終了することができる。測定終了後はスピルを止め、HV を止め、LV を止めるというように始める時と逆の順序で行う。以上で一連の測定が完了である。

(8)解析

測定を終了することで raw ファイルと呼ばれる、データが PC 内に生成される。

そのままでは解析ができないのでデコードと呼ばれる作業を行うことで raw ファイルを解析可能な root ファイルに変換することができる。この時デコーダと呼ばれるプログラムが必要である。

root ファイルには光検出器で測定された光量に相当する信号や信号取得時間などのデータが配列として記録されている。

CERN が開発した素粒子物理学の分野で利用されるソフトウェア root を用いて解析を行う。

5.3 Interface Board の改良

Interface Board の不具合が見つかり、我々で改良を行なった。

その時に必要な部品は以下のものである。

SMD 変換アダプタボード (27.7 × 15.4 × 1.5 mm) (Roth Elektronik 製 型番 RE933-04ST)

PLL クロックバッファ (4.5 × 3.1 × 1.05 mm) (Texas Instruments 製 型番 CDCLVC1104PW)

圧着型中継コネクタ (ニチフ製 型番 NDC-2420)

絶縁被覆付圧着スリーブ B 型 (ニチフ製 型番 BV-1.25)

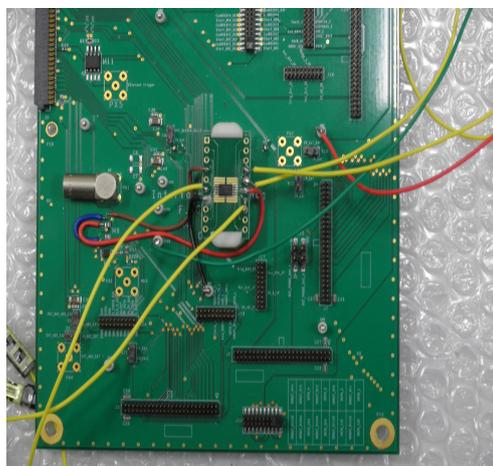


図 5.8: Interface Board の改良

不具合は二箇所あり、一つは ASU を直列に繋いだとき、信号が減弱してしまうという問題があった。これはバッファを Interface 上に設置することにより解決を図った。

もう一つは configure ができないという症状があり、ASU から伸びるフラットケーブルの一部を切り、それを導線とつなぎ合わせて延長し、図のように Interface Board 基盤上にこの導線の半田付けを行った。

バッファの取り付けは専門業者に依頼し、図 5.8 のようにその他半田付け等の改良は我々で行った。

5.4 SPIROC2D

測定したアナログ信号の A/D 変換を担う SPIROC2D チップについて説明する。

SPIROC2D は LowGain と HighGain の二つの増幅器を持ちこれらを切り替え変えることで 1p. e. から 2000p. e. までの広範囲の信号を測定できる。信号取得時間はおよそ 100ps 単位で測定が可能である。

また小さな信号をカットするためのディスクリミネーターのスレッシュホールドや信号の増幅率については変更できる。SPIROC2D に関することについて説明する。

(10-bit discriminator trigger threshold DAC)

トリガースレッシュホールドはある閾値以下の信号をカットする役割を持つ。

スレッシュホールドの電位の値は V_1 [V] から V_2 [V] までの 1024 通りの間で変更できる。

$V_1 = 830$ [mV]、 $V_2 = 1.30$ [V] ならば trigger threshold を V_{th} [mV]、threshold DAC の値を Th_Code とした時、

$$V_{th} = \frac{3100-830}{1024} \times Th_Code + 830 = 2.22 \times Th_Code + 830 \quad (5.1)$$

の関係にある。

製造段階で SPIROC2D チップ内のコンパレータの極性が逆(コンパレータの信号と reference が逆に接続)という問題があり、トリガーが波形整形された後の信号のアンダーシュートでしか掛からないという問題があった。ただ測定は可能である。

(6-bit Pre-Amplifier DAC)

SPIROC2D チップにはゲインの異なる 2 つのプリアンプが各チャンネルで用意されている。信号が小さい場合は High Gain、信号の大きい場合は Low Gain になるように自動的に設定されている。すなわちある閾値以上の信号が入ると自動的に Low Gain に切り替わる。ただし必ず切り替わるわけではない。閾値以上の信号のうち、LowGain に切り替わった信号の割合は Gain Select efficiency と呼ばれ、スレッシュホールドによってこの値も変わるが 2.5 p.e の時 95%程であることがわかっている。スレッシュホールドをあげると Gain Select efficiency も上がる。ある信号がどちらのゲインを通ったかはデータに記録される。ゲイン値の調節はプリアンプの帰還コンデンサの容量 C [pF] を変更することで行われる。この時、プリアンプのゲイン PA_Gain は High Gain の場合

$$PA_Gain = \frac{15}{c} \quad (5.2)$$

で表せる。

帰還コンデンサの容量は 25fF の等間隔で変更できる。Pre-Amplifier DAC の設定値 PA_Code は 0 から 63 まで変更できる。

後述の測定によれば PA_Code とゲインの関係は

$$PA_Gain \propto \frac{1}{67-PA_Code} \quad (5.3)$$

との結果になった。

Low Gain の場合は PA_Gain の式の 15 が 1.5 になるので PA_Code の値が同じならば High Gain の時と比べゲインは 10 分の 1 になる。

(8-bit Input DAC)

MPPC のアノード側の電位を各チャンネルごとに 0 から +2.5V の範囲で上げることができる。したがって、MPPC のバイアス電圧はそのぶんだけ減少する。

使用する MPPC のオペレーションボルテージがチャンネルごとに異なる場合などで使用する MPPC にかかる正味の電圧値 V_{bias} [V] は input DAC の設定値 i_Code と High Voltage の電圧値 HV [V] で表すと、おおよそ

$$V_{bias} \approx HV - 2.5 + 0.01 \times i_Code \quad (5.4)$$

の関係にある。

(Slow Shaper)

MPPC のアノード側と SPIROC の入力部が繋がっている。チップは正極性の信号のみ対応している。入力部とプリアンプ間にはコンデンサがあり AC 結合されている。その先に位置する Slow Shaper と後述の Fast Shaper は微分回路と積分回路からなっている。Slow Shaper を通ることで MPPC の信号は扱いやすいガウス波形に整形される。

Slow shaper で整形された信号のピーク値がアナログデータとして蓄えられ、後に A/D 変換される。この信号のピーク値は MPPC から出力された信号の大きさすなわち出力された電荷量と比例する。また微分回路、積分回路はそれぞれハイパス、ローパスフィルターの役割を持ち、S/N 比を上げる目的もある。

ただし真のガウス関数の形とはアンダーシュートと呼ばれる部分を持つところが異なっている。

shaping time はこのガウス波形の幅に相当するパラメータであり、50ns から 100ns まで調節することが可能である。

(Fast Shaper)

High Gain PreAmp を通った信号は Fast shaper により shaping time 15ns で波形整形される。Fast Shaper により整形された信号はトリガー信号として用いられる。

(Slow control register)

チップの設定は Slow control register でなされる。プリアンプのゲイン、8-bit Input DAC, スレッシュホールドの値, Slow Shaper の Shaping time などを変えることができる。

(12bit Wilkinson ADC)

slow shaper で波形整形されたアナログ信号は SPIROC チップに内蔵されている 12bit Wilkinson ADC によって A/D 変換される。その後デジタルデータは一時的に 4kbytes の SRAM に蓄えられ、その後全 ASU 一斉のタイミングで PC 側にデータが読み出される。

Wilkinson 型の ADC の原理は、まず波形整形された信号のピーク電圧でコンデンサーが充電

される。その後そのコンデンサーを一定の電流で放電し、電圧が 0 になるまでにかかった時間を計測することで、信号の電圧値を測定する。一つのアナログデータをデジタル変換するのにおおよそ 100us かかる。一回の Acquisition time で最大 32 個のアナログデータがたまるので最大で 3.2ms かかることになる。

(Switched Capacitor Array(SCA))

16 深さのアナログメモリーである。SPIROC には SCA が各チャンネルに 2 つ搭載されており 1 つは信号の電圧値、もう 1 つはトリガー時間を蓄えておく。

(Spill)

スピルはデータの取得時間とデータの読み出し時間のタイミングを調整するための矩形波の信号である。PC でスピルの周期とアクティブ時間（パルス幅）を設定できる。スピルがアクティブの時、MPPC の信号は取得される。それ以外の際は信号は取得されない。スピルのアクティブ時間が終わった時、もしくは 16 イベントがアナログメモリーに蓄えられ、メモリーがいっぱいになった時、データの取得は中止され、アナログデータの A/D 変換とデータの読み出しが行われる。

データの読み出しに約 12msec 程かかるので、原理上スピルの周期をこれ以下にはできない。

(bcid と TDC)

580ns 周期の slow clock と呼ばれる信号と TDC ramp によってデータ取得時間を計測する。bcid はデータ取得開始すなわちスピルのアクティブ時間が始まってからの slow clock 数を測定している。

TDCRamp は 1bcid 毎に電圧が線型に昇降を繰り返す信号である。取得時間での TDCRamp の電圧値を保持することにより、取得時間を割り出すことが可能となり取得時間が bcid より細かく知ることができる。100psec 単位で時間を知ることができるが実際には Ramp の線型性に問題があり、それより数値が悪くなる。

6. エレクトロニクス性能試験

Side-MRD のエレクトロニクス部分の性能の評価を行なった。

目標はミューオン検出器 Side-MRD においてデータ収集システムを構築することであり、J-PARC で実際に運用できる状態にセットアップを行うことである。また、このデータ収集システムのフロントエンドエレクトロニクスボードが要求性能を持つことを確認することである。

6.1 予備測定

ここでは基本的な機能の動作確認を行う。

6.1.1 ダークノイズの測定

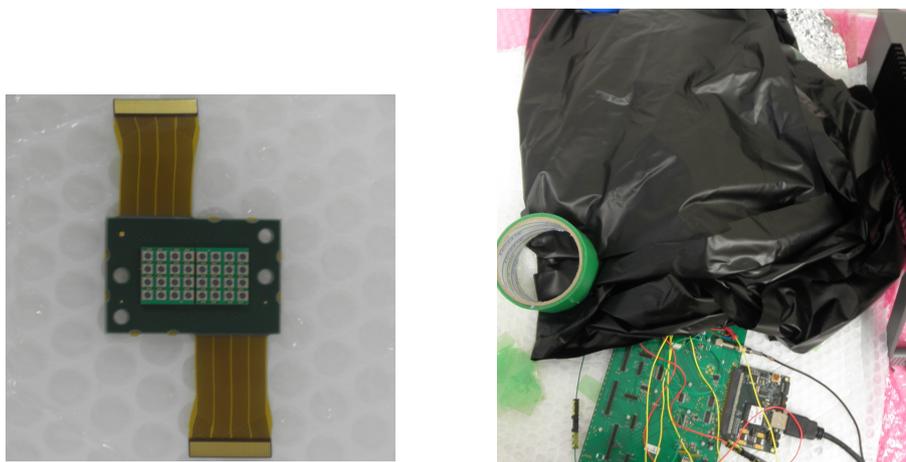


図 6.1: Array 型 MPPC(左) とダークノイズ測定(右)

High Voltage=58V で 32ch Array 型 MPPC を用いてダークノイズを測定した。

図 6.1 左が Array 型 MPPC の写真である。

Array 型 MPPC を ASU に取り付け、図 6.1 右のように装置ごと暗幕で覆う。

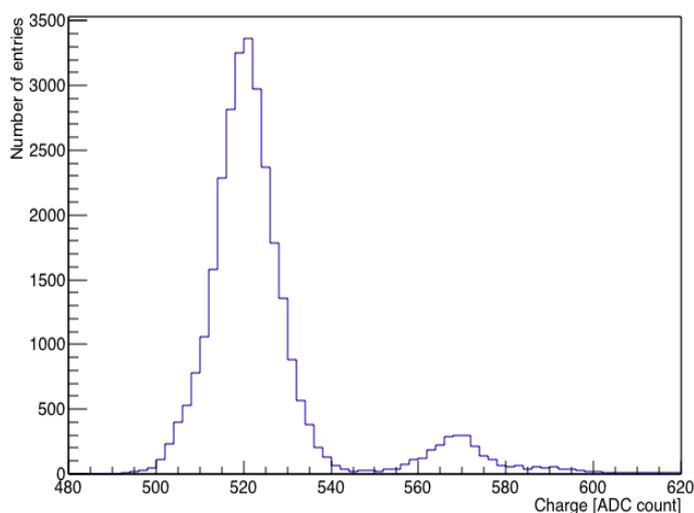


図 6.2: ダークノイズ測定時の ADC 分布

図 6.2 はこの時測定された ADC 分布である。Charge が 520, 570 ADC count 付近にそれぞれピークを持つ山が見えるが、これらはペDESTAL、1p. e. の信号を表す。それぞれの山は理想的にはガウス分布を成し、グラフにガウスフィッティングを施すことでそれぞれの山の頂上の間隔に相当する ADC count が 1p. e. に対応する。この場合は 50 ADC count が 1p. e. に対応する。

正確にはこの ADC count をクーロン単位に変換して素電荷で割ったものがゲインだが、本稿ではこの 1p. e. に対応する ADC count のことをゲインと便宜上呼ぶことにする。

次にノイズレートを求める。MPPC の信号の取得にかかった時間からノイズレートを見積もることができる。

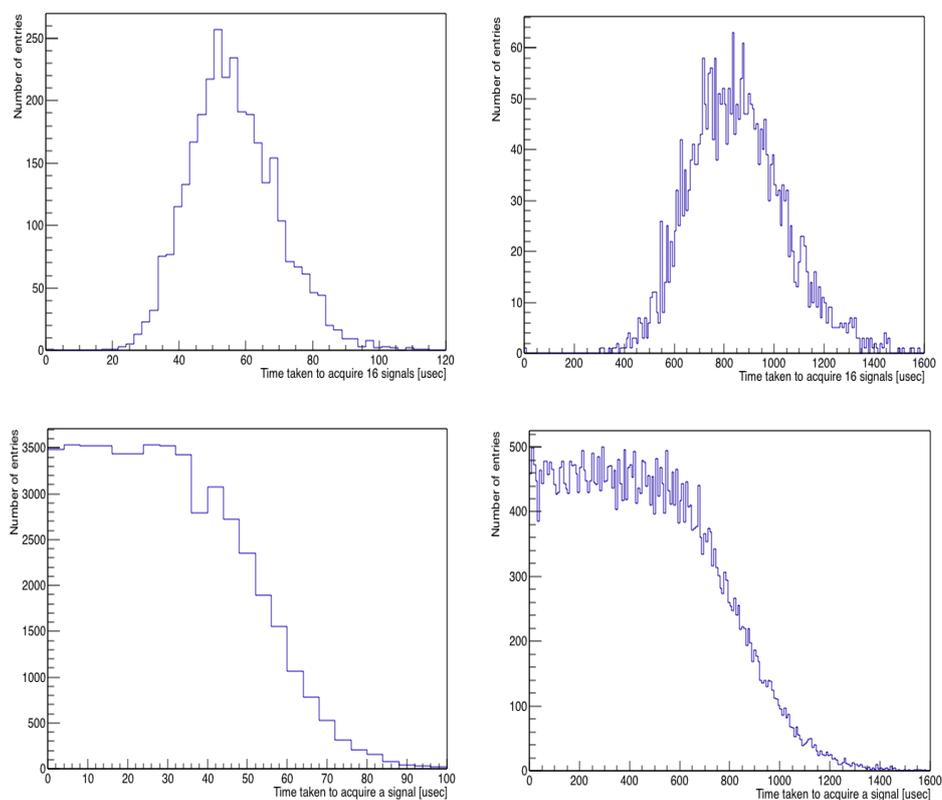


図 6.3: 信号取得時間のヒストグラム

Threshold DAC が 120 の時が右列、150 の時が左列である。

16 個のメモリーがあるうちの 16 番目のメモリーに信号が取得された時間のヒストグラムが上である。全てのイベントの信号取得時間のヒストグラムが下である。

図 6.3 は信号の取得時間をヒストグラムにしたものである。取得時間は各スピルのアクティブ時間が始まってからの時間である。図 6.3 の左列は Threshold DAC=150 の時の取得時間で、右列は Threshold DAC=120 の時である。また上は 16 番目のメモリーに取得された時間で下は全てのイベントの信号取得時間をヒストグラムにしたものである。Threshold DAC=150 の時は 1p. e. 付近、Threshold DAC=120 の時は 2p. e. 付近にトリガーがかかるので、Threshold DAC=150 の時の方がダークノイズがより多く取得されるため、信号取得時間は小さくなる。

今、32ch の MPPC を一つの SPIROC チップで読み取る場合を考える。チップに内蔵される 16 個分の全てのメモリーにデータが取得されるまでの時間を $T[\text{sec}]$ と置く。MPPC のダークノイズはランダムに生じると仮定し、そのノイズレートを $A[\text{Hz}]$ とする。この時、32ch 合計のノイズレートを $32A[\text{Hz}]$ なので $32AT = 16$ (メモリーの数) の関係がある。この式よりノイズレートを概算できる。

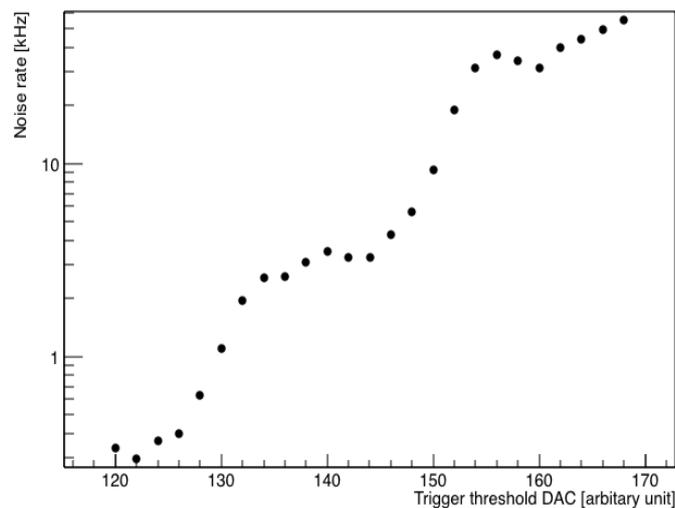


図 6.4: ノイズレートとスレッシュホールドの関係

図 6.4 は High Voltage=58V で 32ch Array 型 MPPC を用いて、スレッシュホールドを変えながらダークノイズを測定した結果である。S 字型の階段状のグラフとなり、Trigger threshold DAC が 150 と 130 近辺でノイズレートが急激に変わるポイントがある。これらのポイントは Trigger threshold DAC の電圧値がそれぞれ 1p. e. 、または 2p. e. に相当する信号の電圧値に等しいと考えられる。したがってノイズレートとスレッシュホールドの関係が分かれば、Trigger threshold DAC の値をそれに相当する光子の数に変換することができる。

6.1.2 LED を用いた測定

ファンクションジェネレータで周期 1.1 μ s, パルス幅 40ns, 1.3V のパルス波を LED に入力

しパルス光源とした。LED を MPPC に至近距離から照射し信号の測定を行なった。
測定に使用した機器は以下である。

LED 青 470nm, 5mm 砲弾型 ROHM SLA560BC4T3F
ファンクションジェネレータ Tektronix AFG1062
MPPC 浜松ホトニクス S13081-050CS (X1)

MPPC は先ほどの Array 型と異なり、Side-MRD で用いるのと同じのものである。また LED の光を 1 つのチャンネルの MPPC に入射し測定を行うので、他のチャンネルは使用していない。

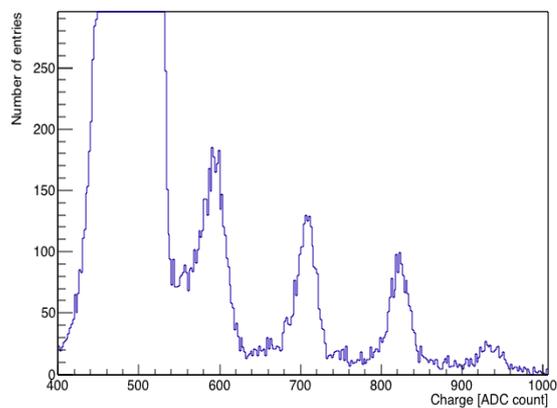


図 6. 5: LED 測定での ADC 分布

図 6. 5 は LED 測定での ADC 分布である。ペDESTAL、1p. e.、2p. e.、3p. e.、とはっきり確認することができる。

次に input DAC が適切に動作しているか確認試験を行った。

High Voltage を 56V にセット設定した。input DAC を変更すると MPPC に掛かる電圧が変化するため、MPPC のゲインが線形に増加すれば input DAC の動作確認ができる。

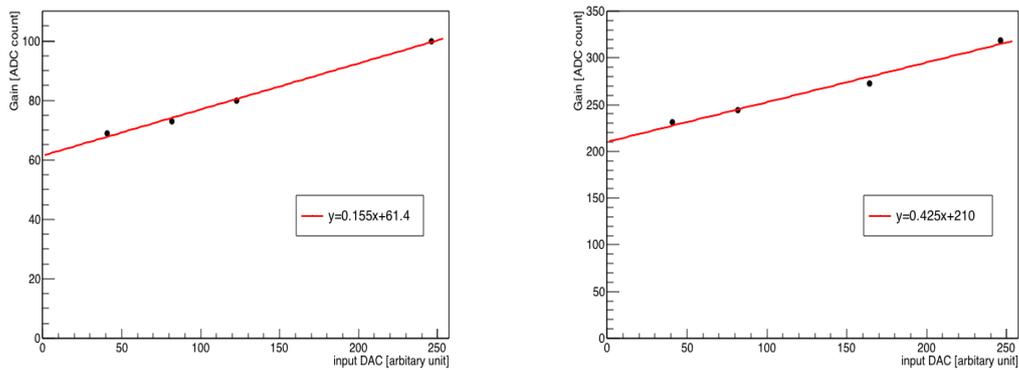


図 6.6: inputDAC と Gain の関係
Pre-Amplifier DAC=53 の時(左)と Pre-Amplifier DAC=63 の時(右)

図 6.6 は Pre-Amplifier DAC の値が 53 及び 63 の時の input DAC と Gain の関係である。input DAC に対し Gain は線形に増加していることがわかる。

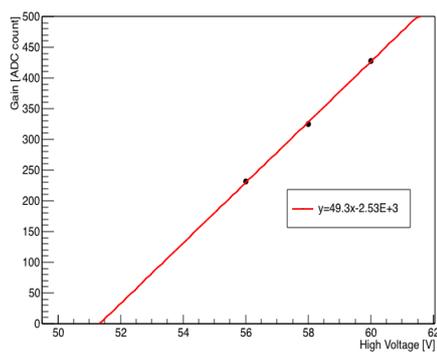


図 6.7: High Voltage の電圧値とゲインの関係
Pre-Amplifier DAC=63、inputDAC=41 の時

図 6.7 は Pre-Amplifier DAC=63、inputDAC=41 に設定した時の High Voltage の電圧値と

Gain の関係である。Gain は電圧値に関して線形に増加していることがわかる。また HV=58V の時 Gain は 325 ADC count になったが、式(5.4)によれば、HV=58V input DAC=41 の時は HV=56V かつ input DAC=241 の時の電圧に相当しこの場合図 6.6 右図より Gain は 312 ADC count で両者がほぼ等しくなった。これにより input-DAC とゲインが線形の関係にあり、その傾きも適切であることを確認できた。

以上より inputDAC が適切に動作していることを確認できた。

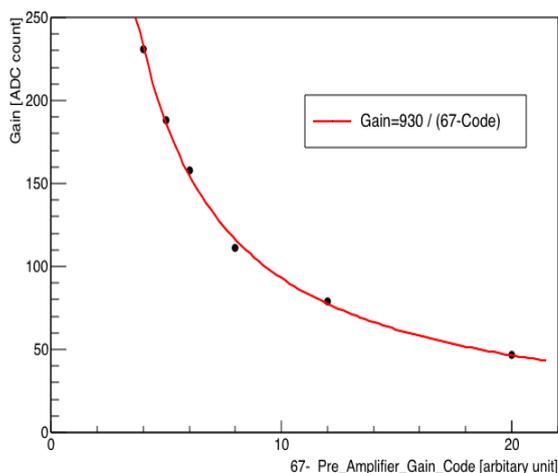


図 6.8 Pre-Amplifier DAC と Gain の関係

次にプリアンプの性能確認を行った。HV=56V、input DAC=41 に設定した。図 6.8 がその時の結果である。横軸は 67 から Pre-Amplifier DAC の値を引いたもので、縦軸が Gain [ADC count] である。Gain は 67 から Pre-Amplifier DAC の値を引いたものに反比例することがわかった。当初は Gain と Pre-Amplifier DAC の値との関係がわからなかったため、これにより任意の値のゲインに調整することが可能となった。以上よりプリアンプが適切に動作していることが確認できた。

6.2 ASU 性能試験

Side-MRD で使用予定の ASU の性能試験を行った。試験は ASU 以外の他のセットアップを変えず、ASU のみを順次付け変えていきデータのばらつきを測定し ASU の違いによるデータへの影響を調査する。また一回一回セットアップを繰り返すことになるので、機器の接続の接触具合など人為的な誤差の程度の目安となる。

基本的にゲインなどのパラメータはチャンネルごとに調整が可能である。よってばらつき
の範囲が調整可能な領域内に収まっていることを確認することが目的である。

6.2.1 試験方法

ASU 計 12 枚の性能試験を行った。

Array 型 MPPC、Interface Board は変えずに ASU を 1 枚ごと変えていきダークノイズを測定
する。Interface Board に ASU を複数接続し測定することも可能だが今回は Interface Board
1 枚に対し ASU 1 枚で測定をおこなった。

Array 型 MPPC は Side-MRD では使用しないが、既に WAGASCI 検出器などで使用実績がある。
図 6.1 のように Array 型 MPPC 及びそれを取り付けた ASU 全体を暗幕で覆い MPPC に光が
入らない状態を作る。この状態で測定を行えばデータとして観測されるのはダークノイズ
とそれに起因するクロストーク、アフターパルスのみと考えられる。ダークノイズの測定は
一回につき 30 秒行った。スピルは周期 40msec アクティブ時間 10msec とした。この時
エントリー数として約 700 のデータを取ることができる。

6.2.2 結果

1. スレッシュホールドを変えた時のノイズレートの変化

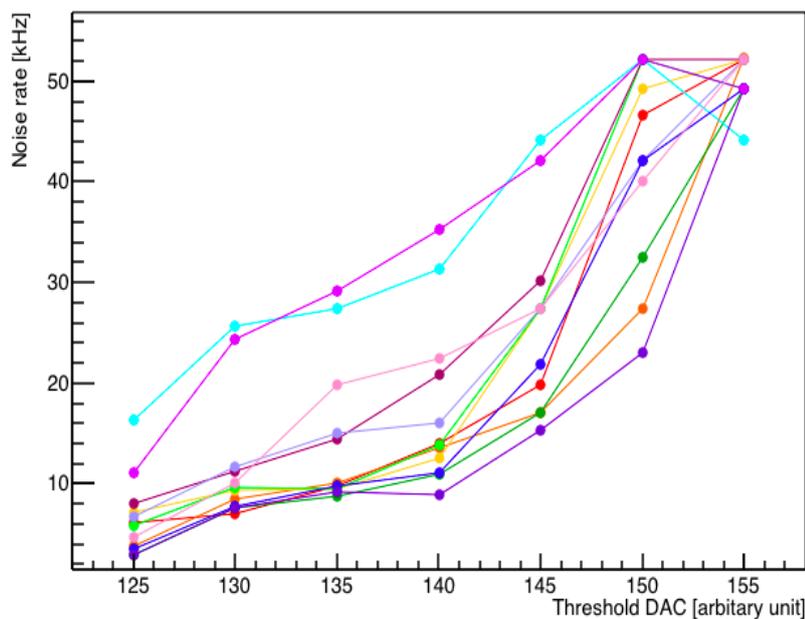


図 6.9: スレッシュホールドを変えた時のノイズレートの変化

図 6.9 は 10-bit Trigger Threshold DAC を 5 ずつ変えた時のノイズレートの変化を ASU ごとにプロットしたものである。

概ね Trigger threshold DAC が 150 を下回ると急激にノイズレートが減少し 145 あたりからなだらかになり、また 125 あたりから急に下がり出す様子が見られる。これは Trigger threshold DAC が 150, 125 周辺が 1p. e , 2p. e. の信号の値に相当することがわかる。グラフでは 12 個の ASU のうち 2 枚平均より外れた振る舞いをしていることがわかる。どちらとも S 字の階段型の理想的なグラフではなく、なだらかに傾斜するグラフとなっている。このような場合は機器の接触不具合やノイズ対策が不完全の為よく起こる現象であり、ASU の故障を必ずしも意味しない。

2. 各チャンネルのペDESTALと 1 p. e の位置

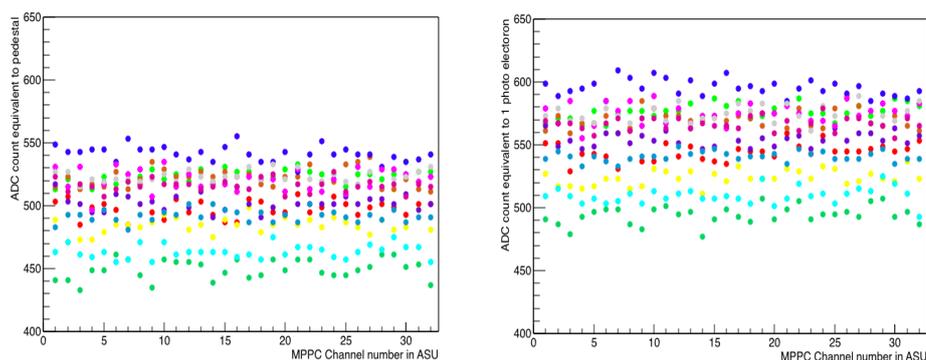


図 6.10: チャンネルごとのペDESTAL位置(左)と 1p. e. の位置(右)

図 6.10 は 32ch Array 型 MPPC の各チャンネルごとのペDESTALと 1p. e の位置を ADC count で表した図である。同じ色でプロットしてある点は同一の ASU を表している。ASU ごとにペDESTALの位置は 100 ほど開きがあることがわかる。また同一の ASU 内であればチャンネル間のペDESTALの違いは小さいことがわかる。今回使用するデータ収集システムでは ASU ごとにスレッシュホールドの値を変更できるので、同一の ASU 内でのペDESTAL位置が大きくばらついていない限り、ASU 間のばらつきが大きかったとしても問題ないと言える。

3. ASU ごとの全 ch 平均ゲイン

全 ASU 平均で Gain は 54.4 になった。エラーバーはチャンネルごとのばらつきを表す。

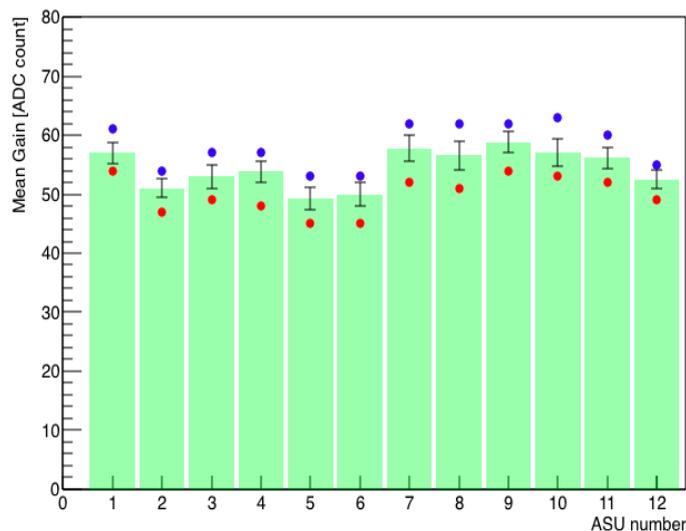


図 6.11: ASU ごとの平均ゲイン

青色と赤色は各 ASU のチャンネル中最大と最小のゲインを表す

図 6.11 は各 ASU ごとに全 32ch の平均のゲインを求めたものを棒グラフで表したものである。

図 6.11 の横軸は#1 から#12 までのそれぞれの ASU を表し、縦軸は各 ASU における全 32ch の平均のゲインを表す。

エラーバーは 32ch 中での偏差で表している。青色と赤色の点は 32ch 中でのゲインの最大値、最小値を表す。

各 ASU で 32ch 中、最大のゲインと最小のゲインの差を取る、すなわち青い点と赤い点の値の差を取ると、12 枚の ASU 平均で 8.3 であり、最大が 11、最小が 6 だった。

このゲインの最大値を最小値の比は ASU12 枚の平均で 1.17 であった。また最大値と最小値が最も離れている ASU では最大値と最小値の比は 1.22 であった。

これらのゲインの差は input DAC の値を変えることで修正が十分に可能な範囲内である。

4. 横軸全 32ch 縦軸 asu12 枚でのそれぞれのゲイン

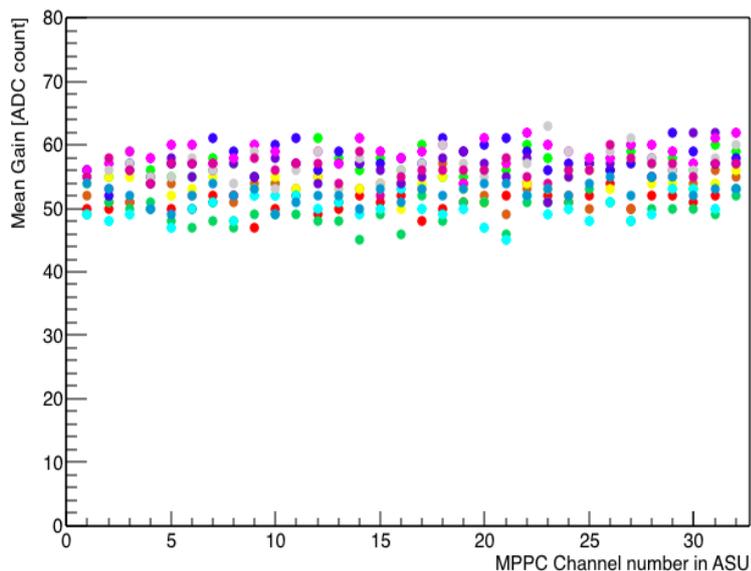


図 6.12: 各チャンネルの ASU ごとのゲインの違い
横軸はチャンネル、縦軸はゲインを表す

図 6.12 は ASU を交換していった時チャンネルごとにゲインの変化を表した図である。同一の色のプロットは同一の ASU を表す。ASU を変えても、概ねゲインは 50 から 60 までの範囲に収まっている。この時最もばらつきの大きかったチャンネルは ch=13 でこの時、ゲインの最大値と最小値の比は 1.36 であった。

測定で同じ ASU を使い続けている限りは問題とはならないが、ASU を交換したい場合は一回一回ゲインを調整しなおす必要性はでてくる。しかしゲインは最大でも 1.36 倍の違いであれば input DAC で調整可能な範囲内である。

5. スレッシュホールドを変えるごとの ADC 分布重ね合わせ

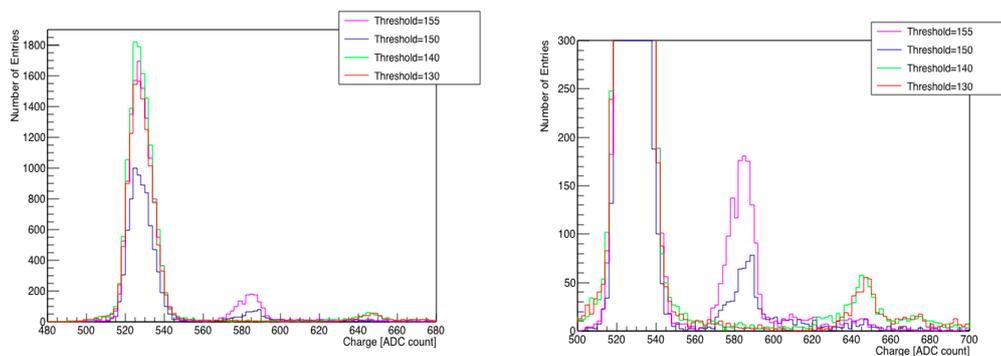


図 6. 13: スレッシュホールドごとの ADC 分布

図 6. 13 は Trigger Threshold DAC を変えた時の ADC 分布の変化を表した図である。スレッシュホールドを変えてもペDESTALのピークの位置はほとんど変わりが無い。スレッシュホールドが 155, 150 の時は 1p. e. の山が見えているが、スレッシュホールドが 140, 130 の時は 1p. e. の山が見えなくなる代わりに 2p. e. の山が見えるようになる。これはスレッシュホールドが 140 ともなると、スレッシュホールドが 1p. e. に相当する信号の電圧値を超えるため、1p. e. の信号が全て cut され、その代わり 2p. e. の信号がデータとして入り始めたことを意味する。このことによりトリガースレッシュホールドが正常に作動していることの確認となった。

6. 3 宇宙線測定

データ収集システムを建設した Side-MRD 検出器に組み込み、宇宙線ミューオンの測定を行なった。



図 6.14: エレクトロニクスの組み込み

図 6.14 はエレクトロニクスを Side-MRD のトップ側に組み込んだときの様子である。

トップ側に必要な必要なエレクトロニクスは Interface Board と DIF が各一枚、ASU と Single MPPC Card が各三枚である。ボトム側でも同様の枚数のエレクトロニクスが必要である。

Interface 側に近い方の ASU から #0, #1, #2 と便宜上名付ける。

それぞれの ASU に接続している MPPC の数は #0, #1, #2 の順に 25, 29, 26 である。また MPPC のオペレーションボルテージ（メーカーにより推奨されるバイアス電圧値）は各 ASU ごとに揃えられており順に 54V 54V 54, 2V である。

6.3.1 ペDESTAL位置の測定

ASU 各チャンネルのペDESTALの位置を測定した。

HV=56V Threshold DAC=90 input DAC=41 Pre-Amplifier DAC=40 に設定した。測定時間は3分である。

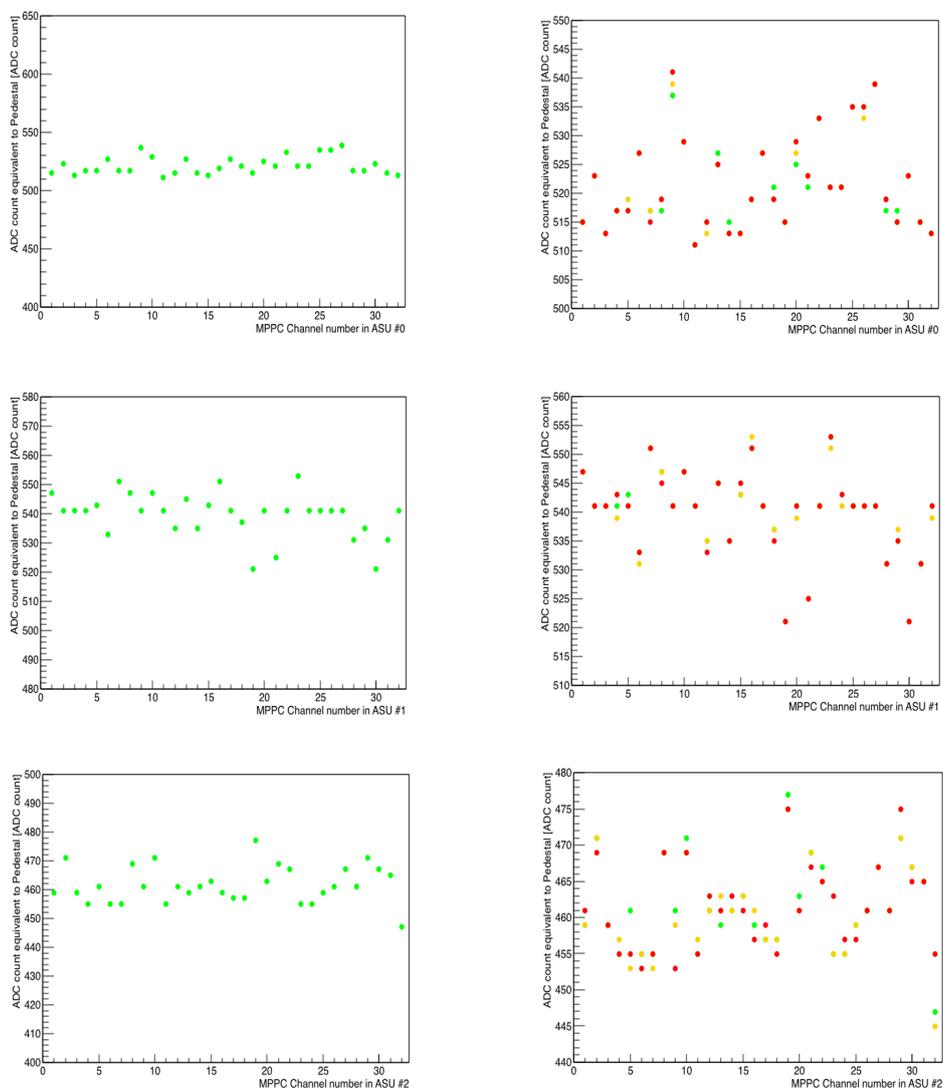


図 6.15: 各チャンネルのペDESTAL位置

図 6.15 は測定結果である。左の列が HV=56V の時の各チャンネルのペDESTAL位置である。上の行から ASU 番号#0、#1、#2 の結果である。右の列は HV を変えた時のペDESTAL位置を表したもので赤が HV=58、黄色が HV=57V 黄緑が 56V、緑が 55V、青が 54V である。同じペDESTAL位置の場合、HV が高い方が優先してプロットしているため HV が低い時の色

が埋もれている場合がある。ASU ごとには違いが見られるものの、同じ ASU 内ではペDESTAL位置は揃っている。また、HV の大きさによる、ペDESTAL位置への影響はほぼないと考えられる。

また表 6.1 は各 ASU でペDESTALの位置を全チャンネルで平均した値とその時の標準偏差及びゲインの最大値と最小値である。

表 6.1: 各 ASU ごとのペDESTAL位置

ASU number	The ADC count at the peak of pedestal [ADC count]			
	Mean	Standard Deviation	Max	Min
ASU #0	521.6	7.65	539	511
ASU #1	539.5	7.60	553	521
ASU #2	461.6	6.29	477	447

各 ASU でのペDESTAL位置の最大と最小の差は 30 ADC count 前後である。

図 6.8 の HV=56V input DAC=41 の時の Pre-Amplifier DAC とゲインの関係から Pre-Amplifier DAC が 47、55、59 の時のそれぞれのゲインは 47、79、111 だとわかるが、この 30 ADC count の差はそれぞれ 0.64 p. e.、0.38 p. e.、0.27 p. e. に相当する。したがって各チャンネルのゲインが等しいとした時、トリガーがかかる位置がその分だけずれることになるが、Pre-Amplifier DAC が 55 以上ならばそのずれは 0.5p. e. を未満なので、このペDESTAL位置の差による影響は十分小さいと考えられる。なお ASU 間でのペDESTALの差は 60 近くあるが、トリガーのスレッシュホールドは各 ASU ごとで設定が可能なので問題はないと考える。

6.3.2 ゲインの測定

ASU 各チャンネルの MPPC のゲインを HV を変えながら測定した。測定時間は各 2 分である。

Threshold DAC=155 input DAC=41 Pre-Amplifier DAC=59 の設定で行なった。

このスレッシュホールドの値では宇宙線ミューオンが観測される頻度より、1p. e. に相当するダークノイズの方が高頻度で観測される。よってこのダークノイズからゲインを算出した。

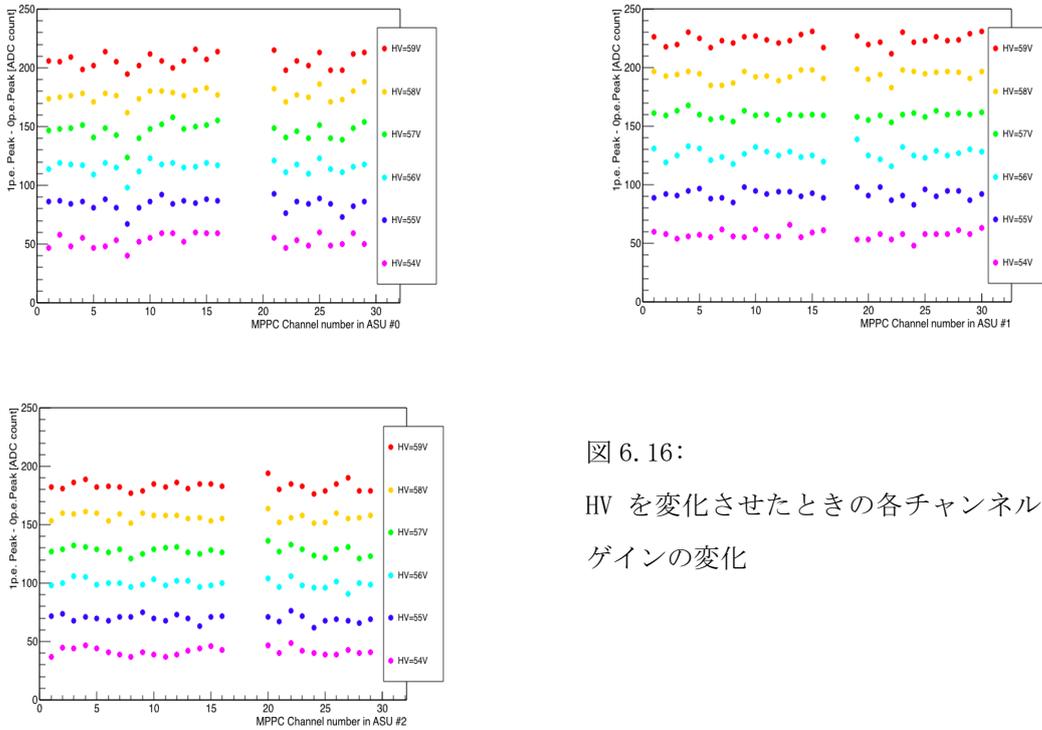


図 6.16:
HV を変化させたときの各チャンネルの
ゲインの変化

図 6.16 は各チャンネルごとのゲインを HV の違いにより色分けしたグラフである。空白のチャンネルの部分があるが、この部分は使用していない部分のチャンネルである。HV を 54V から 1V ごと上げていくと、どのチャンネルも線形に増加していくことがわかる。表 6.2 は HV を変えた時の各 ASU の全チャンネルの平均ゲインの数値を示している。

表 6.2: 各 ASU の全チャンネルの平均ゲイン
単位は ADC count。括弧内は標準偏差を表す。

ASU Number	The mean Gain of all channel at the following high voltage [ADC count]					
	HV=54V	HV=55V	HV=56V	HV=57V	HV=58V	HV=59V
ASU #0	52.9 (5.27)	84.1 (5.49)	116 (5.13)	147 (6.81)	177 (5.25)	206 (6.12)
ASU #1	57.4 (3.58)	92.0 (3.85)	126 (4.88)	159 (3.01)	194 (4.35)	224 (4.53)
ASU #2	41.7 (3.23)	69.8 (3.17)	99.7 (3.33)	128 (3.65)	157 (3.36)	183 (3.99)

どの ASU も HV が 1V ずつ増加していくごとに、ゲインが 30 ADC count ほど増加していく

ことがわかる。MPPC のゲインと HV は理想的には線型の関係なので、その傾向が表れていると言える。

HV=56V の時、標準偏差の値をゲインの値で割りパーセンテージになおしたものをチャンネル間のばらつきと考えれば、どの ASU も 5%を切っているので、ばらつきは十分小さいと言える。すなわち仮に 3.5p. e. でスレッシュホールドをかけるのならば $\pm 1\sigma$ の範囲で ± 0.18 p. e.、 $\pm 2\sigma$ の範囲で ± 0.35 p. e. の分だけスレッシュホールドの位置がずれることになるがそのずれは 1p. e. 未満なのでトリガーをかける位置のばらつきは小さいと言える。

また HV を上げてても標準偏差はほとんど変わらないと言える。

6.3.3 平均光量の測定

今回使用するシンチレータで宇宙線ミュオンを測定した場合、シンチレータの片側で平均 20p. e. ほどの光子が観測されることが既に知られている。すなわち両端合わせて、一枚のシンチレータあたり 40p. e. の光子が観測される。

検出器の性能の確認を目的に、今回セットアップしたデータ収集システムでも、同様の結果が得られるかどうか試験を行った。

ボトム側で測定を行なった。設定は HV=56V Threshold DAC=90 input DAC=41

Pre-Amplifier DAC=40 で測定時間は 3 分である。

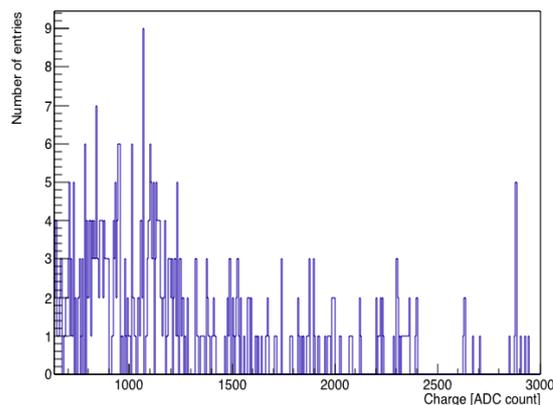


図 6.17: 宇宙線ミュオンの測定により得られた ADC 分布

図 6.17 は宇宙線ミュオン測定により得られた、ある一つの ASU の全チャンネルで ADC 分布を重ね合わせたものである。ある ADC count でピークを持ち、ADC count が大きくなるにつれ緩やかに減少するヒストグラムとなる。図 6.17 では 1100ADC count あたりにピークを持ち、3000 ADC count あたりでもエントリーがあることがわかるので、ミュオンは幅広いエネルギー幅を持っていることがわかる。よってデータ収集システムでゲインを大きくしすぎると、高いエネルギーを持つミュオンが測定範囲を超えてしまうため、ゲインはあまり大きくできない。

そこで今回の設定の Pre-Amplifier DAC=40 であればエネルギーの高いミュオンも測定できることは何回か測定を行なったことで判明したのでこの値に設定した。ただし、Pre-Amplifier DAC=40 だとゲインが低くなるため、1p. e. とペDESTAL位置が近いためにゲインを求めることが困難である。したがって Pre-Amplifier DAC=40 でのゲインは Pre-Amplifier DAC=59 で求めたゲインから、計算して求めた。

各 ASU における平均光量は表 6.3 のようになった。

ASU ごとの平均光量は次のように求めた。まず図 6.17 のような全チャンネルでの ADC 分布を足し合わせたヒストグラムを作る。次に計算で求めたゲインから 3.5p. e. の位置を計算する。これは平均光量を計算するのに 1p. e. 2p. e. の分の MPPC 由来のノイズをカットするためである。そして 3.5p. e. 以上の大きさを持つ信号の ADC count の平均を p. e. 単位で表したものを平均光量とした。

平均光量はいずれの ASU においても 20p. e. 程度となり、既存の結果とも合うので、光検出器の光検出能力に問題のないこと及び光検出器で観測される光子数と A/D 変換によって最終的に得られるデータとの間の線型性に問題のないことがわかった。また光漏れ等の不備のないことを確認できた。

表 6.3: 各 ASU ごとの平均光量

ADC Number	Light Yield [p.e.]	Gain (calculated) [ADC count]	The ADC count of the following position [ADC count]		
			Pedestal	3.5 p.e. (calculated)	Mean of the ADC distribution
ADC #0	22.3	34.25	517.5	637.4	1282
ADC #1	21.0	37.35	540.5	671.2	1326
ADC #2	19.3	29.54	460.5	563.9	1032

7. 結論

J-PARC T59 WAGASCI 実験、横方向ミュオン検出器(Side-MRD)を建設し、そのデータ収集システムを構築した。途中フロントエンドエレクトロニクスボードに不具合が見つかったが、改良を行うことで測定ができるようになった。エレクトロニクスに内蔵されるプリアンプ機能や光検出器に印加する電圧を調整する機能は正常に動作していることを確認し、また今までそれらの機能の設定値と実際に反映される値との関係は不明であったが、測定により関係式がわかったことで、以後エレクトロニクスの設定を変更する時の参考にすることができるようになった。

フロントエンドエレクトロニクスボードのチャンネル間のばらつきを調査した結果、ゲインに平均 1.17 倍、最大で 1.22 倍の違いが出た。また、光検出器をそのままにしてフロントエンドエレクトロニクスボードを取り替えていった場合、ゲインに最大 1.36 倍の違いが出た。

このばらつきならばフロントエンドエレクトロニクスボードを交換したい場合は設定を一回一回し直す必要性はあるものの、エレクトロニクスに内蔵されるプリアンプ機能や光検出器に印加する電圧を調整する機能によって調整が可能である。

その後、エレクトロニクスを横方向ニューオン検出器に組み込み、宇宙線ミュオンの測定を行うことで動作確認をした結果、各チャンネル間のペDESTAL位置とゲインのばらつきは十分小さく、それに因る各チャンネル間のトリガースレッシュホルド位置の違いも 1p. e. 未満であることがわかった。

また、光検出器で取得される光量と最終的に得られるデジタル値との線型性に問題のないことがわかった。

よってこのデータ収集システムに使用されるフロントエンドエレクトロニクス間の性能のばらつきは本番の測定に影響しない水準であることを確認した。

今度 Side-MRD 検出器を J-PARC にインストールし、2018 年度中の運用開始を目指している。

<参考文献>

- [1] Super-Kamiokande HP <<http://www-sk.icrr.u-tokyo.ac.jp/sk/index.html>>
(accessed February 5, 2018).
- [2] 相原博昭(2006) 「素粒子の物理」東京大学出版会.
- [3] Taichiro Koga, “Research and development of a new neutrino detector for precise measurement of neutrino-nucleus cross section”, M.D. Thesis, University of Tokyo, 2015.
- [4] 戸塚洋二(1992) 「岩波講座現代の物理学第10巻 素粒子物理」岩波書店
- [5] K. Abe et al., “Measurement of the inclusive ν_{μ} charged current cross section on iron and hydrocarbon in the T2K on-axis neutrino beam”, Phys. Rev. D90(2014), 052010.
- [6] 小林隆,” T2K実験の概要”, 高エネルギーニュース 28-2(2009).
- [7] 西村康宏, 家城佳, “T2K実験 $\nu_{\mu} \rightarrow \nu_e$ 振動の「発見」” 高エネルギーニュース 32-2(2013).
- [8] Calicoes HP <<http://llr.in2p3.fr/sites/pyrame/calicoes/documentation/>>
(accessed February 7, 2018)
- [9] Pyrame HP <<http://llr.in2p3.fr/sites/pyrame/documentation/index.html>>
(accessed February 7, 2018)
- [10] 平本綾美, “ニュートリノ反応測定実験に用いる高位置分解能 Scintillating Fiber Trackerの開発”, 修士論文, 京都大学大学院, 2017.
- [11] 吉田健人, “三次元格子構造を持つ新型ニュートリノ検出器 WAGASCIの開発”, 修士論文, 京都大学大学院, 2015.
- [12] 横山将志, 魚住聖, ” Multi Pixel Photon Counterの研究開発”, 高エネルギーニュース 26-3(2007).
- [13] 五味慎一, ” 半導体光検出器 MPPC の性能評価システムの構築”, 修士論文, 京都大学大学院, 2008.
- [14] 浜松ホトニクス、光半導体素子ハンドブック、
<https://www.hamamatsu.com/jp/ja/hamamatsu/overview/bsd/solid_state_division/related_documents.html> (accessed February 10, 2018)
- [15] Naruhiro Chikuma, “Research and development of magnetized muon range detector and readout electronics for a neutrino cross section experiment”, M.D. Thesis, University of Tokyo, 2016.
- [16] 1’ Ecole polytechnique Laboratoire Leprince Ringuet Omega group,

SPIROC User Guide (Draft), February 4, 2009.

- [17] ニコラス ツルファニデス(1986), 「放射線計測の理論と演習(上)」
(阪井英二 訳), 現代工学社.
- [18] Oleg Mineev(2017), “Cosmic tests of scintillator counters for side-MRD
modules (Wagasci experiment, J-PARC T59 collaboration)”,
(private communication).
- [19] 東佑真, “ニュートリノ検出器WAGASCIにおける信号読み出しシステム運転
試験の現状”, 日本物理学会第72回年次大会, 2017年3月15日.
- [20] 田村陸, “ニュートリノ検出器WAGASCIに向けたSPIROC2Dを用いた
新エレクトロニクスの性能評価試験”, 日本物理学会第72回年次大会,
2017年3月15日.
- [21] 田村陸, ”多チャンネルMPPCの制御読み取りに向けたSPIROC2Dを用いた
エレクトロニクスの開発状況及び性能評価試験”, 日本物理学会第72回年次大会,
2017年9月11日.
- [22] 東佑真, ”ニュートリノ検出器WAGASCIにおける新型ASIC・SPIROC2Dを用いた信号
読出しエレクトロニクスの開発状況”, 日本物理学会第72回年次大会,
2017年9月11日.
- [23] WAGASCI collaboration, “Study of neutrino-nucleus interaction at around
1 GeV using hollow cuboid lattice neutrino detectors, WAGASCI,
muon range detectors and magnetized spectrometer, Baby MIND,
at J-PARC neutrino monitor hall”, Proposal for J-PARC PAC in January
2018.